

#2
LTyson
02/12/02
J1036 U.S. PTO
10/015369
12/12/01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re the Application of : Satoshi MARUYAMA, et al.
Filed: : Concurrently herewith
For: : PARALLEL OPERATION SYSTEM.....
Serial No. : Concurrently herewith

Assistant Commissioner for Patents
Washington, D.C. 20231

December 12, 2001

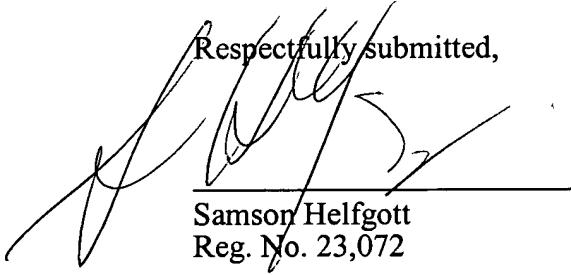
PRIORITY CLAIM AND
SUBMISSION OF PRIORITY DOCUMENT

S I R:

Applicant hereby claims priority under 35 USC 119 from **JAPANESE** patent application no. **2001-216639** filed **July 17, 2001**, a certified copy of which is enclosed.

Any fee, due as a result of this paper, not covered by an enclosed check, may be charged to Deposit Acct. No. 50-1290.

Respectfully submitted,



Samson Helfgott
Reg. No. 23,072

ROSENMAN & COLIN, LLP
575 MADISON AVENUE
IP Department
NEW YORK, NEW YORK 10022-2584
DOCKET NO.:FUJH 19.249
TELEPHONE: (212) 940-8800

日本国特許庁
JAPAN PATENT OFFICE

J1036 U.S. PTO
10/015369
12/12/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2001年 7月17日

出願番号
Application Number:

特願2001-216639

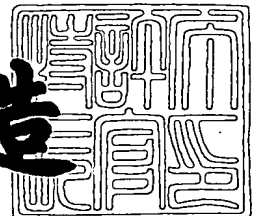
出願人
Applicant(s):

富士通株式会社

2001年11月 9日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3098128

【書類名】	特許願	
【整理番号】	0151683	
【提出日】	平成13年 7月17日	
【あて先】	特許庁長官 及川 耕造 殿	
【国際特許分類】	H03F 1/32	
【発明の名称】	送信増幅器の並列運転システム	
【請求項の数】	5	
【発明者】		
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号	富士
	通株式会社内	
【氏名】	丸山 聡	
【発明者】		
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号	富士
	通株式会社内	
【氏名】	美田 修	
【発明者】		
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号	富士
	通株式会社内	
【氏名】	大石 泰之	
【発明者】		
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号	富士
	通株式会社内	
【氏名】	久保 徳郎	
【発明者】		
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号	富士
	通株式会社内	
【氏名】	戸澤 紀雄	
【発明者】		
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号	富士

通株式会社内

【氏名】 小林 文彦

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100094514

【弁理士】

【氏名又は名称】 林 恒▲徳▼

【代理人】

【識別番号】 100094525

【弁理士】

【氏名又は名称】 土井 健二

【手数料の表示】

【予納台帳番号】 030708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704944

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 送信増幅器の並列運転システム

【特許請求の範囲】

【請求項 1】

共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、

前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、

前記第 1 及び第 2 の送信増幅器のそれぞれは、

主増幅器と、

前記主増幅器の入力側に置かれる変調部を含み、

前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる変調部のいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力する

ように構成されたことを特徴とする送信増幅器の並列運転システム。

【請求項 2】

共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、

前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、

前記第 1 及び第 2 の送信増幅器のそれぞれは、

主増幅器と、

前記主増幅器の入力側に置かれ、前記主増幅器の歪予測値を生成し入力信号に加算するデジタルプリディストータと、

該デジタルプリディストータの出力を直交変調する直交変調器と、

局部発振器を有し、前記直交変調器の出力周波数を変換するアップコンバータを含み、

前記第 1 及び第 2 の送信増幅器のそれぞれの主増幅器には、前記第 1 及び第 2 の送信増幅器の何れか一方に含まれるアップコンバータの出力が共通に供給されることを特徴とする送信増幅器の並列運転システム。

【請求項 3】 請求項 2 において、

さらに、前記第 1 及び第 2 の送信増幅器のそれぞれは、ダウンコンバータを有し、前記結合部の出力が、前記ダウンコンバータを通して前記第 1 及び第 2 の送信増幅器に含まれるデジタルプリディストータにフィードバックされることを特徴とする送信増幅器の並列運転システム。

【請求項 4】 請求項 2 において、

前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器とアップコンバータ間にスイッチを有し、

前記スイッチの切替により前記第 1 及び第 2 の送信増幅器のそれぞれに含まれるアップコンバータのいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力されることを特徴とする送信増幅器の並列運転システム。

【請求項 5】

デジタル信号が入力されるデジタルプリディストータと、前記デジタルプリディストータの出力をアナログ信号に変換する D/A 変換器と、前記 D/A 変換器の出力を増幅する主増幅器を有する第 1 及び第 2 の系と、

前記第 1 及び第 2 の系の主増幅器の出力を合成する結合部と、

前記結合部の出力をデジタル信号に変換する D/A 変換器を含むフィードバック系を有し、

前記フィードバック系に含まれる D/A 変換器の出力を前記第 1 及び第 2 の系のデジタルプリディストータにフィードバックし、

前記第 1 及び第 2 の系のデジタルプリディストータは、フィードバックされた結合部の出力の大きさに対応して前記主増幅器の歪予測値を生成し、前記入力されるデジタル信号に加算して出力する

ように構成されたことを特徴とする送信増幅器の並列運転システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、送信増幅器の並列運転システムであって、特に移動無線基地局用に適する送信増幅器の並列運転システムに関する。

【 0 0 0 2 】

【従来の技術】

近年の移動無線通信端末の普及に伴って、更に高速データサービスの需要増大に伴い、基地局送信出力の増大がより大きな課題となっている。基地局送信出力を大きくするためには高出力送信増幅器が必要であり、送信増幅器の電力を大きくする場合、一般に放熱フィンを大きくすることが必要である。これにより送信増幅器の装置構成が大きくなることは避けられない。

【 0 0 0 3 】

一方、高効率で出力を得るために送信増幅器を増幅特性の非線形領域で増幅作用を行わせる場合、非線形歪みを生じる。これを補償するために、フィードフォワード方式を採用することが一般的である。

【 0 0 0 4 】

フィードフォワード方式を採用する送信増幅器の構成は、例えば、特公平 7 - 7 7 3 3 0 号公報に示されるように、主増幅器の入力と出力の差分から歪み成分を求め、更に求められた歪み成分を主増幅器の出力相当レベルに増幅した後、前記主増幅器の出力に加算し、求められた歪み成分を打ち消す構成である。これにより歪み補償された増幅器出力が得られる。

【 0 0 0 5 】

しかし、かかるフィードフォワード方式を採用する送信増幅器の構成にあっては求められた歪み成分を主増幅器の出力相当レベルに増幅する歪み成分用増幅器が必要であり、また歪み成分用増幅器の出力と主増幅器の出力とを加算するタイミングを調整するために遅延回路が必要である。

【 0 0 0 6 】

さらに、高出力の送信増幅器の非線形歪を補償する他の方法として、デジタルプリディストータ方式がある。このデジタルプリディストータ方式の原理は、増幅器の入力側において、デジタル処理により増幅器の歪み特性と逆の特性成分を用意し、これを増幅器の入力側で予めデジタル処理により付加するものである。これにより、増幅器自身において生じる歪み成分が打ち消され、増幅器からは歪のない増幅出力が得られる。

【 0 0 0 7 】

かかるデジタルプリディストータ方式を用いる増幅器の構成例は、先に本出願人より提案されている（特開平 9 - 6 9 7 3 3 号参照）。

【 0 0 0 8 】

このデジタルプリディストータ方式を用いる増幅器は、フィードフォワード方式を採用する構成に較べ、歪成分用の増幅器が不要となり、従って歪成分の増幅器の出力と、主増幅器の出力のタイミングを合わせる調整は必要がなく構成が容易であるという特徴を有する。

【 0 0 0 9 】

一方、移動無線基地局においては、装置の信頼性を確保するために送信増幅器の冗長構成を採用している。その一例として、フィードフォワード方式を採用する送信増幅器の冗長構成例が図 1 に示される。

【 0 0 1 0 】

図 1 において、それぞれ歪み補償機能を有する二つの送信増幅器 1, 2 は、先に言及したフィードフォワード方式を採用する増幅器であり、冗長構成のために並列接続されている。正常時において、送信信号が変調部 3 において変調され、その出力が分岐部 4 により 2 分岐される。

【 0 0 1 1 】

2 分岐された変調部 3 の出力はそれぞれ送信増幅器 1, 2 に入力され、それぞれ所定レベルに増幅される。送信増幅器 1, 2 の出力が結合部 5 により再び結合されて出力される。これにより、正常時は、送信増幅器 1, 2 の出力パワーが結合部 5 において合成された出力パワーを得ることができる。

【 0 0 1 2 】

また、図 1 に示す構成においては、送信増幅器 1, 2 の系のいずれか一方が障害である時は、出力パワーが半減されるが、出力を継続維持することができる。

【 0 0 1 3 】

さらに、かかる図 1 に示す構成において、正常時に分岐部 4 により 2 分岐される時に、レベルが半分（- 3 d B）になるが、分岐部 4 において変調部 3 の出力を同相で分配し、結合部 5 において送信増幅器 1, 2 のそれぞれの出力を同相で

結合する。これにより結合部 5 において、分岐部 4 における分岐時の損失を打ち消すことが出来る。したがって、冗長構成においても送信増幅器 1, 2 の出力を効率良く用いることが出来る。

【 0 0 1 4 】

なお、図 1 において、変調部 3 は、1 つのみが示されているが、これも冗長構成とする場合、二つの変調部を用意し、いずれか一方の出力が分岐部 4 に入力される。

【 0 0 1 5 】

【発明が解決しようとする課題】

ここで、先に説明したように、フィードフォワード方式の歪み補償増幅器の構成と比較して、歪成分用増幅器並びに遅延回路等が不要という意味で構成が容易なデジタルプリディストータ方式を用いる送信増幅器を、同様に冗長構成のために、並行運転においても用いることが有利に思われる。

【 0 0 1 6 】

図 2 は、かかる考えに基づきデジタルプリディストータ方式を用いる送信増幅器を並行運転する場合の想定される構成例である。デジタルプリディストータ方式を用いる送信増幅器の場合、並行運転される歪み補償される送信増幅器 1, 2 が、それぞれ主増幅器 10-1, 10-2 の前段に送信信号を分岐して入力される変調部 3-1, 3-2 が配置される態様であるために下記の問題を有する。

【 0 0 1 7 】

すなわち、変調部 3-1, 3-2 は、それぞれデジタルプリディストータ (DPD) 30-1, 30-2, 直交変調器 (QMOD) 31-1, 31-2 及び、アップコンバータ (UCONV) 32-1, 32-2、ダウンコンバータ (DCONV) 33-1, 33-2 を含んで構成される。

【 0 0 1 8 】

ダウンコンバータ (UCONV) 32-1, 32-2 は、図 2 において、局部発振器 320-1, 320-2 からのキャリア周波数を乗算器 321-1, 321-2 で乗算して周波数を変換する機能を有する。フィルタ 322-1, 322-2 は、帯域を制限するローパスフィルタである。

【 0 0 1 9 】

このように、2 台の並行運転される歪み補償増幅器 1, 2 は、それぞれのアップコンバータ (U C O N V) 3 2 - 1, 3 2 - 2 における周波数変換のために個別に局部発振器 3 2 0 - 1, 3 2 0 - 2 を保有することになる。

【 0 0 2 0 】

しかし、2 つの局部発振器 3 2 0 - 1, 3 2 0 - 2 について、それら出力キャリアの位相差が補償される訳ではない。このために結合部 5 において、二つの送信増幅器 1, 2 の出力を同相で結合することが困難である。これにより、送信信号を送信増幅器 1, 2 に分岐入力する際の損失を結合部 5 において補償することが補償されない。

【 0 0 2 1 】

装置の信頼性を確保するために送信増幅器を冗長構成とする場合に、上記の理由によって、送信増幅器にデジタルプリディストータ方式を採用する場合、図 1 のフィードフォワード方式の構成に対応するように、そのまま適用することは困難であった。

【 0 0 2 2 】

したがって、本発明の目的は、デジタルプリディストータ方式を用いる 2 つの歪み補償増幅器による並行運転を可能とし、また、それぞれ単独での運転に容易に切替え可能とする送信増幅器の並列運転システムを提供することにある。

【 0 0 2 3 】

【課題を解決するための手段】

上記の本発明の課題を解決する送信増幅器の並列運転システムは、第 1 の態様として、共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、前記第 1 及び第 2 の送信増幅器のそれぞれは、主増幅器と、前記主増幅器の入力側に置かれる変調部を含み、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる変調部のいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力するように構成されたことを特徴とする。

【 0 0 2 4 】

さらに、上記の本発明の課題を解決する送信増幅器の並列運転システムは、第 2 の態様として、共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、前記第 1 及び第 2 の送信増幅器のそれぞれは、主増幅器と、前記主増幅器の入力側に置かれ、前記主増幅器の歪予測値を生成し入力信号に加算するデジタルプリディストータと、前記デジタルプリディストータの出力を直交変調する直交変調器と、局部発振器を有し、前記直交変調器の出力周波数を変換するアップコンバータを含み、前記第 1 及び第 2 の送信増幅器のそれぞれの主増幅器には、前記第 1 及び第 2 の送信増幅器の何れか一方に含まれるアップコンバータの出力が共通に供給されることを特徴とする。

【 0 0 2 5 】

また、上記の本発明の課題を解決する送信増幅器の並列運転システムは、第 3 の態様として、前記第 2 の態様において、前記第 1 及び第 2 の送信増幅器のそれぞれは、ダウンコンバータを有し、前記結合部の出力が、前記ダウンコンバータを通して前記第 1 及び第 2 の送信増幅器に含まれるデジタルプリディストータにフィードバックされることを特徴とする。

【 0 0 2 6 】

さらにまた、上記の本発明の課題を解決する送信増幅器の並列運転システムは、第 4 の態様として、前記第 2 の態様において、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器とアップコンバータ間にスイッチを有し、前記スイッチの切替により前記第 1 及び第 2 の送信増幅器のそれぞれに含まれるアップコンバータのいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力されることを特徴とする。

【 0 0 2 7 】

さらに、上記の本発明の課題を解決する送信増幅器の並列運転システムは、第 5 の態様として、デジタル信号が入力されるデジタルプリディストータと、前記デジタルプリディストータの出力をアナログ信号に変換する D/A 変換器と、前記 D/A 変換器の出力を増幅する主増幅器を有する第 1 及び第 2 の系と、前記第

1 及び第 2 の系の主増幅器の出力を合成する結合部と、前記結合部の出力をデジタル信号に変換する D/A 変換器を含むフィードバック系を有し、前記フィードバック系に含まれる D/A 変換器の出力を前記第 1 及び第 2 の系のデジタルプリディストータにフィードバックし、前記第 1 及び第 2 の系のデジタルプリディストータは、フィードバックされた結合部の出力の大きさに対応して前記主増幅器の歪予測値を生成し、前記入力されるデジタル信号に加算して出力することを特徴とする。

【 0 0 2 8 】

本発明の更なる特徴は、以下の図面を参照して説明される発明の実施の形態から明らかになる。

【 0 0 2 9 】

【発明の実施の形態】

以下に図面に従い本発明の実施の形態を説明する。なお、以下に説明する実施の形態は、本発明の理解のためのものであって、本発明の適用がこれに限定されるものではない。

【 0 0 3 0 】

図 3 は、本発明の基本構成を示すブロック図である。図 3 に示す冗長構成において、並行運転される一対の送信増幅器 1, 2 が備えられる。図 2 に示した構成と異なる特徴は、送信増幅器 1, 2 のそれぞれの主増幅器 10-1, 10-2 と変調部 3-1, 3-2 の間において、送信増幅器 1 側の変調部 3-1 又は送信増幅器 2 側の変調部 3-2 の現用側となる何れか一方の出力を、共通に主増幅器 10-1, 10-2 に与えるように構成されている点にある。

【 0 0 3 1 】

このために、図 2 の構成では、主増幅器 10-1, 10-2 のそれぞれから対応するダウンコンバータ 33-1, 33-2 に入力される帰還出力を得ているが、図 3 に示す実施の形態例では、更に特徴として送信増幅器 1, 2 の出力を合成する結合部 5 から、ダウンコンバータ (DCONV) 33-1, 33-2 に入力される帰還出力を得ている。

【 0 0 3 2 】

ここで、変調部 3-1、3-2 を構成するデジタルプリディストータ 30-1、30-2 は、例えば、先の本出願人の出願にかかる特願平 9-69733 号公報に記載されているように、対応する主増幅器 10-1、10-2 において付加される歪成分を補償する歪成分特性と逆の特性を有する補償値を格納するテーブルと、補償値を入力信号に加算する加算器を有している。

【0033】

デジタルプリディストータ 30-1、30-2 の出力である、補償値が付加された入力信号は、直交変調器 31-1、31-2 において、直交変調信号とされる。

【0034】

直交変調信号は、アップコンバータ 32-1、32-2 でキャリア周波数に変換され、主増幅器 10-1、10-2 に入力する。ついで、主増幅器 10-1、10-2 において、増幅されて歪みが付加されるが、前記の補償値に打ち消され、結果として歪みのない増幅出力が得られる。

【0035】

さらに、前述したように、ダウンコンバータ 33-1、33-2 の出力はデジタルプリディストータ (DPD) 30-1、30-2 に入力される。これにより、デジタルプリディストータ 30-1、30-2 では、主増幅器 10-1、10-2 の合成の出力レベルに応じて適応的に増幅器歪みを予測生成することが可能である。

【0036】

図 3 において、先に説明したように送信増幅器 1 側の変調部 3-1 又は送信増幅器 2 側の変調部 3-2 の何れか一方の現用側出力を、共通に主増幅器 10-1、10-2 に与える実施例として、変調部 3-1、3-2 と主増幅器 10-1、10-2 の間にスイッチ SW1、SW2 が設けられている。

【0037】

現用側の変調部 (図 3 に示す例では送信増幅器 1 の変調部 3-1) の出力が、共通に主増幅器 10-1、10-2 に供給されるように、図示省略されている監視部によりモニタされる系の正常、異常の検知に対応してスイッチ SW1、SW

2 がそれぞれ閉接、開放されている。

【 0 0 3 8 】

このように、変調部 3-1, 3-2 のいずれか一方の出力のみが主増幅器 10-1, 10-2 に与えられ、従って対応する一方の局部発振器 320-1 又は 320-2 のみが主増幅器 10-1, 10-2 の出力位相に関与する。この理由により結合部 5 において、主増幅器 10-1, 10-2 の出力位相を同相で合成することが容易となる。

【 0 0 3 9 】

したがって、図 1 に示すフィードフォワード方式と同様に、同相分配、同相合成による送信増幅器 1, 2 の並行運転が可能である。

【 0 0 4 0 】

図 4 は、上記図 3 により説明した本発明の基本構成である送信増幅器 1 側の変調部 3-1 又は送信増幅器 2 側の変調部 3-2 の現用側となる何れか一方の出力を、共通に主増幅器 10-1, 10-2 に与えるための他の一実施例である。

【 0 0 4 1 】

図 4 に示す実施例では、アップコンバータ 32-1, 32-2 のいずれか一方に対する電源供給を停止する。これにより電源供給を停止された側からの出力はなくなり、一方のアップコンバータからのみの出力が主増幅器 10-1, 10-2 に供給される。したがって、結合部 5 において、同相で主増幅器 10-1, 10-2 に出力を合成することが容易である。

【 0 0 4 2 】

なお、図 4 において、アップコンバータ 32-1, 32-2 のいずれか一方に対する電源供給を停止する制御は、先に図 3 に関して説明したと同様に、図示省略されている監視部によりモニタされる系の正常、異常の検知に対応して行われる。

【 0 0 4 3 】

図 5 は、図 3 及び、図 4 に示す実施の形態をより具体的に構成するための一実施例構成を示す図である。

【 0 0 4 4 】

すなわち、図 5 に示す実施例では、送信増幅器 1, 2 の外部に外部コネクタ 6, 7 (実施例として一对のコネクタ 7-1, 7-2 で示されている) を設けている。外部コネクタ 6, 7 は、デバイダ (D I V) 或いは、U リンクの形状により構成することが出来る。

【 0 0 4 5 】

このような外部コネクタ 6, 7 を使用することにより、送信増幅器 1, 2 を独立に切り離し、又は結合して単独増幅、並列増幅運転に容易に切り分けることが可能である。特に、送信増幅器 1, 2 を筐体架に収容する場合、外部コネクタ 6, 7 を前記筐体のバックパネルに取り付けることにより、運用者はコネクタの接続を変えるのみで容易に単独増幅、並列増幅運転を切り替えることが可能である。

【 0 0 4 6 】

図 6 は、図 5 の構成において、送信増幅器 1, 2 を独立に切り離し、又は結合して単独増幅、並列増幅運転を行う場合のダウンコンバータ 3 3-1, 3 3-2 への帰還出力レベル変動に対応するべく、結合部 5 にアッテネータ 5 0, 5 1 を挿入した構成例である。

【 0 0 4 7 】

すなわち、図 6 は、送信増幅器 1, 2 の出力を結合部 5 により合成して並列増幅を行っている構成である。これに対し、図 7 に示す構成は、外部コネクタ 6, 7-2 で送信増幅器 2 を切り離し、送信増幅器 1 のみによる単独運転を行っている例である。

【 0 0 4 8 】

図 6 に示す場合における結合部 5 における出力は、主増幅器 1, 2 の出力を合成したものである。一方、図 7 に示す場合における結合部 5 における出力は、主増幅器 1 のみの出力である。このため図 6 においてダウンコンバータ 3 3-1 に帰還される結合部 5 の出力は、図 7 において、ダウンコンバータ 3 3-1 に帰還される結合部 5 における出力の 2 倍となる。

【 0 0 4 9 】

したがって、デジタルプリディストータ 3 0-1 は、並列運転時と、単独運転

時において、異なった結合部5における出力に対応して、主増幅器10-1の歪予測値を出力することになる。かかる問題を避けるために、アッテネータ50の減衰量を並列運転時と、単独運転時において切り替える。

【0050】

すなわち、図7におけるアッテネータ50の減衰量を図6における並列運転時の場合に対し、半分の減衰量(-3dB)を与えるように設定される。これにより、並列運転時と、単独運転時にかかわらずデジタルプリディストータ30-1は、主増幅器10-1の出力に対する歪予測値を正確に生成することができる。

【0051】

なお、図6において、結合部5に置かれるアッテネータ50、51は、変調部3-1、3-2において、ダウンコンバータ33-1、33-2の入力側若しくは出力側に置くように構成することも可能である。

【0052】

図8は、更に別の実施の形態例である。アップコンバータ32-1、32-2の出力側に可変アッテネータ323-1、323-2を設けた構成である。現用系から予備系への送信増幅器1、2の切替え、主増幅器10-1、10-2の故障等の場合、ダウンコンバータへの結合部5からのフィードバック信号の不連続を検出して可変アッテネータ323-1、323-2の減衰量を大きくする。その後徐々に減衰量を定常値に戻す。これにより、故障による送信増幅器の交換動作中の過渡応答における歪み増加を防止出来る。

【0053】

図9は、別の実施の形態例である。主増幅器10-1、10-2の故障を検出する機能を持たせた構成例である。図9において、図示簡略化のために送信増幅器1側の主増幅器10-1の故障を検出する検出器35のみが示されているが、実際は、送信増幅器2側においても主増幅器10-2の故障を検出する検出器が必要である。

【0054】

さらに、ダウンコンバータ33-1、33-2とデジタルプリディストータ30-1、30-2の間に、可変アッテネータ34-1、34-2が備えられてい

る。

【0055】

主増幅器 10-1 の故障を検出器 35 により検出し、自系及び予備系側のアッテネータ 34-1, 34-2 を制御している。実施例として、可変アッテネータ 34-1, 34-2 に対し、主増幅器 10-1, 10-2 の故障時に減衰量を 0 dB に、通常時に 6 dB に設定する。これにより、主増幅器の故障時におけるフィードバック信号の安定化を図り、過大な歪の発生を防止することが出来る。

【0056】

ここで、予備系側のアッテネータに対しても同様に制御しているのは常に出力レベルを学習させておくためである。これにより、系を切り替えた時の安定性を増すことができる。

【0057】

図 10 は、更に別の実施の形態例であり、アップコンバータ 32-1, 32-2 の局部発振器 320-1, 320-2 をアップコンバータ 32-1, 32-2 に対し、共通化する構成例である。

【0058】

アップコンバータ 32-1, 32-2 のそれぞれに、スイッチ SW3, SW4 を設け、現用側の局部発振器 320-1, 又は 320-2 を予備系にも供給し、主増幅器 10-1, 10-2 の双方に共通の局部発振器が使用されるようにする。これにより主増幅器 10-1, 10-2 の出力位相を同相にすることが容易になる。

【0059】

したがって、ダウンコンバータ 33-1, 33-2 へのフィードバック入力とは、結合部 5 からではなく、それぞれ対応する主増幅器 10-1, 10-2 の出力を帰還することができる。

【0060】

図 11 は、本発明の更なる実施の形態例である。上記の各実施の形態例では、結合部 5 又は、主増幅器 10-1, 10-2 の出力を変調部 3-1, 3-2 のダウンコンバータ 33-1, 33-2 のそれぞれにフィードバックする 2 系統を有

する構成である。

【 0 0 6 1 】

これに対し、図 1 1 においては、デジタルプリディストータ 3 0 - 1、D/A 変換器 1 0 0 - 1 及び主増幅器 1 0 - 1 を有する系と、デジタルプリディストータ 3 0 - 2、D/A 変換器 1 0 0 - 2 及び主増幅器 1 0 - 2 を有する系とを有し、さらに、1 系統のフィードバック系を有している。

【 0 0 6 2 】

前記 1 系統のフィードバック系は、冗長構成の A/D 変換器 1 0 1 - 1、1 0 1 - 2 と、これらの何れかの出力を選択するスイッチ 1 0 2 を有している。

【 0 0 6 3 】

図 1 1 において、デジタルのベースバンド入力信号が、デジタルプリディストータ 3 0 - 1、3 0 - 2 に入力する。デジタルプリディストータ 3 0 - 1 では、基準クロック (Ref CLK) を基に I F 帯周波数まで、入力信号周波数を変換する。

【 0 0 6 4 】

この通倍された入力信号に対し、スイッチ 1 0 2 を通して入力される結合部 5 の R F 信号出力のフィードバック信号に基づき主増幅器 1 0 - 1、1 0 - 2 の歪予想値を生成し、加算する。

【 0 0 6 5 】

歪予想値が加算された入力信号は、D/A 変換器 1 0 0 - 1、1 0 0 - 2 に入力される。D/A 変換器 1 0 0 - 1、1 0 0 - 2 では、これを R F 帯のアナログ信号に変換し、主増幅器 1 0 - 1、1 0 - 2 に入力する。

【 0 0 6 6 】

主増幅器 1 0 - 1、1 0 - 2 の出力が結合部 5 で合成され、出力 (R F o u t) される。同時にフィードバック信号として、冗長構成の A/D 変換器 1 0 1 - 1、1 0 1 - 2 に入力する。スイッチ 1 0 2 により、A/D 変換器 1 0 1 - 1、1 0 1 - 2 のいずれか現用となる A/D 変換器の出力が選択出力され、先に説明したようにデジタルプリディストータ 3 0 - 1、3 0 - 2 に入力する。

【 0 0 6 7 】

図 1 2 は、ベースバンド入力信号が、アナログ信号である場合の図 1 1 の構成に対応する実施の形態例である。

【 0 0 6 8 】

プリディストータ 3 0 - 1、アップコンバータ 3 2 - 1 及び主増幅器 1 0 - 1 を有する系と、プリディストータ 3 0 - 2、アップコンバータ 3 2 - 2 及び主増幅器 1 0 - 2 を有する系とを有し、さらに、1 系統のフィードバック系を有している。

【 0 0 6 9 】

前記 1 系統のフィードバック系は、冗長構成のダウンコンバータ 3 3 - 1, 3 3 - 2 と、これらの何れかの出力を選択するスイッチ 1 0 2 を有している。

【 0 0 7 0 】

図 1 2 においてアナログのベースバンド入力信号が、プリディストータ 3 0 - 1, 3 0 - 2 に入力する。プリディストータ 3 0 - 1 でアナログ入力信号は I F 帯周波数に変換される。

【 0 0 7 1 】

この I F 帯周波数に変換されたアナログ入力信号に対し、スイッチ 1 0 2 を通して入力される結合部 5 の R F 信号出力のフィードバック信号に基づき主増幅器 1 0 - 1, 1 0 - 2 の歪予想値を生成し、加算する。

【 0 0 7 2 】

歪予想値が加算された入力信号は、アップコンバータ 3 2 - 1, 3 2 - 2 に入力される。アップコンバータ 3 2 - 1, 3 2 - 2 では、これを所定の R F 帯のアナログ信号に周波数変換し、主増幅器 1 0 - 1, 1 0 - 2 に入力する。

【 0 0 7 3 】

主増幅器 1 0 - 1, 1 0 - 2 の出力が結合部 5 で合成され、出力 (R F o u t) される。同時にフィードバック信号として、冗長構成のダウンコンバータ 3 3 - 1, 3 3 - 2 に入力する。スイッチ 1 0 2 により、ダウンコンバータ 3 3 - 1, 3 3 - 2 のいずれか現用となるダウンコンバータの周波数通減された出力が選択出力され、先に説明したようにプリディストータ 3 0 - 1, 3 0 - 2 に入力する。

【 0 0 7 4 】

ここで、図 1 2 に示す実施の形態例では、共通の位相固定された参照信号がアップコンバータ 3 2 - 1, 3 2 - 2 用の局部発振器 1 0 4 - 1, 1 0 4 - 2 に供給され、またダウンコンバータ 3 3 - 1, 3 3 - 2 用の局部発振器 1 0 3 に供給される。

【 0 0 7 5 】

これにより、冗長構成のアップコンバータ 3 2 - 1, 3 2 - 2 及び、ダウンコンバータ 3 3 - 1, 3 3 - 2 が共通の基準信号により同期されているので、主増幅器 1 0 - 1, 1 0 - 2 の出力位相を同相にすることが容易である。

【 0 0 7 6 】

(付記 1)

共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、

前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、

前記第 1 及び第 2 の送信増幅器のそれぞれは、

主増幅器と、

前記主増幅器の入力側に置かれる変調部を含み、

前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる変調部のいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力する

ように構成されたことを特徴とする送信増幅器の並列運転システム。

【 0 0 7 7 】

(付記 2) 付記 1 において、

前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器と変調部間にスイッチを有し、

前記スイッチの切替により前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる変調部のいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力されることを特徴とする送信増幅器の並列運転システム。

【 0 0 7 8 】

(付記 3)

共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、

前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、

前記第 1 及び第 2 の送信増幅器のそれぞれは、

主増幅器と、

前記主増幅器の入力側に置かれ、前記主増幅器の歪予測値を生成し入力信号に加算するデジタルプリディストータと、

該デジタルプリディストータの出力を直交変調する直交変調器と、

局部発振器を有し、前記直交変調器の出力周波数を変換するアップコンバータを含み、

前記第 1 及び第 2 の送信増幅器のそれぞれの主増幅器には、前記第 1 及び第 2 の送信増幅器の何れか一方に含まれるアップコンバータの出力が共通に供給されることを特徴とする送信増幅器の並列運転システム。

【 0 0 7 9 】

(付記 4) 付記 3 において、

さらに、前記第 1 及び第 2 の送信増幅器のそれぞれは、ダウンコンバータを有し、前記結合部の出力が、前記ダウンコンバータを通して前記第 1 及び第 2 の送信増幅器に含まれるデジタルプリディストータにフィードバックされることを特徴とする送信増幅器の並列運転システム。

【 0 0 8 0 】

(付記 5) 付記 3 において、

前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器とアップコンバータ間にスイッチを有し、

前記スイッチの切替により前記第 1 及び第 2 の送信増幅器のそれぞれに含まれるアップコンバータのいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力されることを特徴とする送信増幅器の並列運転システム。

【 0 0 8 1 】

(付記 6) 付記 3 において、

前記第 1 及び第 2 の送信増幅器のそれぞれに含まれるアップコンバータのいずれか一方のみに電源供給を行い、該電源供給が行われるアップコンバータの出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力することを特徴とする送信増幅器の並列運転システム。

【 0 0 8 2 】

(付記 7) 付記 1 において、

前記第 1 の送信増幅器と、前記第 2 の送信増幅器と、前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部との間が、外部コネクタにより接続又は、切り離しにより前記第 1 及び第 2 の送信増幅器の並行運転又は、単独運転の切替が行われることを特徴とする送信増幅器の並列運転システム。

【 0 0 8 3 】

(付記 8) 付記 4 において、

前記結合部に前記並行運転及び、単独運転時のデジタルプリディストータへのフィードバック信号レベルの相違を調整するためのアッテネータを有することを特徴とする送信増幅器の並列運転システム。

【 0 0 8 4 】

(付記 9)

前記アップコンバータの出力側に前記並行運転及び、単独運転時のデジタルプリディストータへのフィードバック信号レベルの相違を調整するためのアッテネータを有することを特徴とする送信増幅器の並列運転システム。

【 0 0 8 5 】

(付記 1 0)

デジタル信号が入力されるデジタルプリディストータと、前記デジタルプリディストータの出力をアナログ信号に変換する D/A 変換器と、前記 D/A 変換器の出力を増幅する主増幅器を有する第 1 及び第 2 の系と、

前記第 1 及び第 2 の系の主増幅器の出力を合成する結合部と、

前記結合部の出力をデジタル信号に変換する D/A 変換器を含むフィードバッ

ク系を有し、

前記フィードバック系に含まれるD/A変換器の出力を前記第1及び第2の系のデジタルプリディストータにフィードバックし、

前記第1及び第2の系のデジタルプリディストータは、フィードバックされた結合部の出力の大きさに対応して前記主増幅器の歪予測値を生成し、前記入力されるデジタル信号に加算して出力する

ように構成されたことを特徴とする送信増幅器の並列運転システム。

【0086】

(付記11)

アナログ信号が入力されるプリディストータと、前記プリディストータの出力を所定周波数に通倍するアップコンバータと、前記アップコンバータの出力を増幅する主増幅器を有する第1及び第2の系と、

前記第1及び第2の系の主増幅器の出力を合成する結合部と、

前記結合部の出力を所定周波数に通減するダウンコンバータを含むフィードバック系と、

前記アップコンバータ及びダウンコンバータに共通の基準信号が供給され、

前記フィードバック系に含まれるダウンコンバータの出力を前記第1及び第2の系のプリディストータにフィードバックし、

前記第1及び第2の系のプリディストータは、フィードバックされた結合部の出力の大きさに対応して前記主増幅器の歪予測値を生成し、前記入力されるアナログ信号に加算して出力する

ように構成されたことを特徴とする送信増幅器の並列運転システム。

【0087】

【発明の効果】

以上図面に従い実施の形態例を説明したように、本発明によりデジタルプリディストータ方式を用いる歪み補償増幅器による並行運転を可能とする送信増幅器の並列運転システムが提供可能である。

【図面の簡単な説明】

【図1】

フィードフォワード方式を採用する送信増幅器の冗長構成例を示す図である。

【図 2】

デジタルプリディストータ方式を用いる送信増幅器を並行運転する場合の想定される構成例を示す図である。

【図 3】

本発明の基本構成を示すブロック図である。

【図 4】

図 3 における変調部の現用側となる何れか一方の出力を、共通に主増幅器に与えるための一実施例である。

【図 5】

図 3、図 4 に示す実施の形態をより具体的に構成するための一実施例構成を示す図である。

【図 6】

送信出力を変調部 3-1, 3-2 側にフィードバックしてデジタルプレディストータにおける歪み補償をアダプティブに行うようにした実施例構成を示す図である。

【図 7】

図 6 において、結合部 5 には 3 dB 減衰量のアッテネータ 50, 51 を設ける実施例構成を示す図である。

【図 8】

図 7 の実施例において、送信増幅器 1 を単独運転する場合の状態例を示す図である。

【図 9】

図 6 に示す実施の形態に対し、更に主増幅器の故障検出機能を持たせた構成例を示す図である。

【図 10】

アップコンバータ 32-1, 32-2 の局部発振器 320-1, 320-2 を共通化する構成例を示す図である。

【図 11】

入力信号がデジタル信号である場合の実施の形態例であり、デジタルプリディストータへの1系統のフィードバック系を有している構成を示す図である。

【図 1 2】

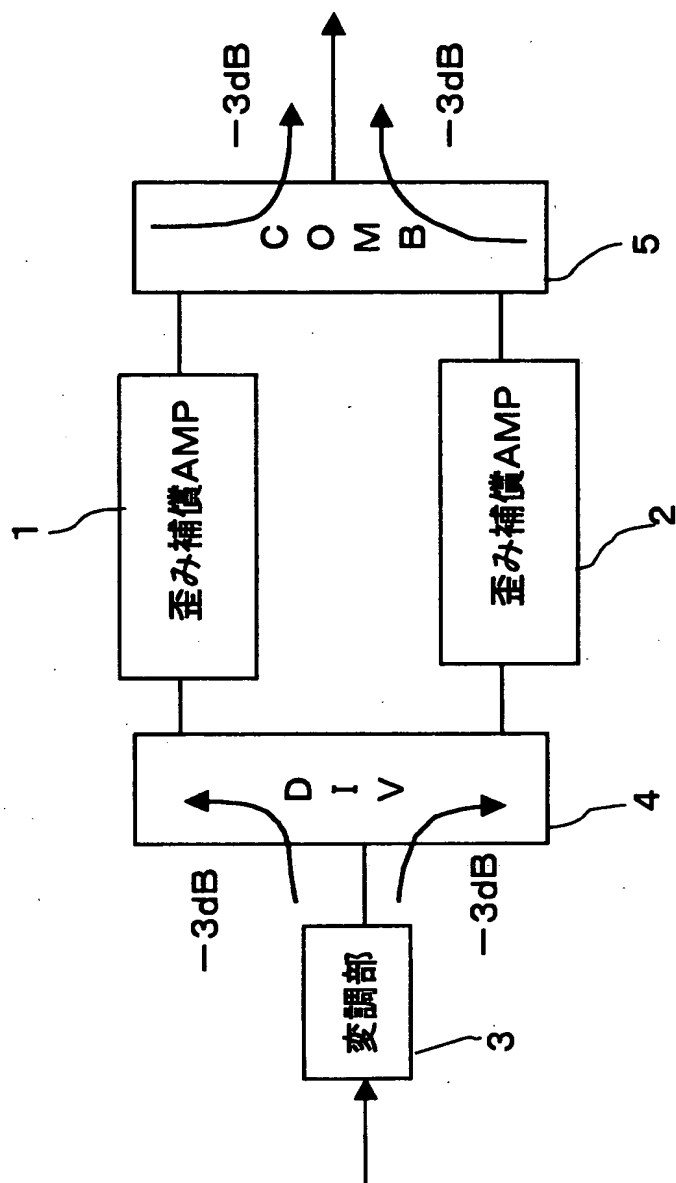
入力信号がアナログ信号である場合の図 1 1 に対応する実施の形態例であり、デジタルプリディストータへの1系統のフィードバック系を有している構成を示す図である。

【符号の説明】

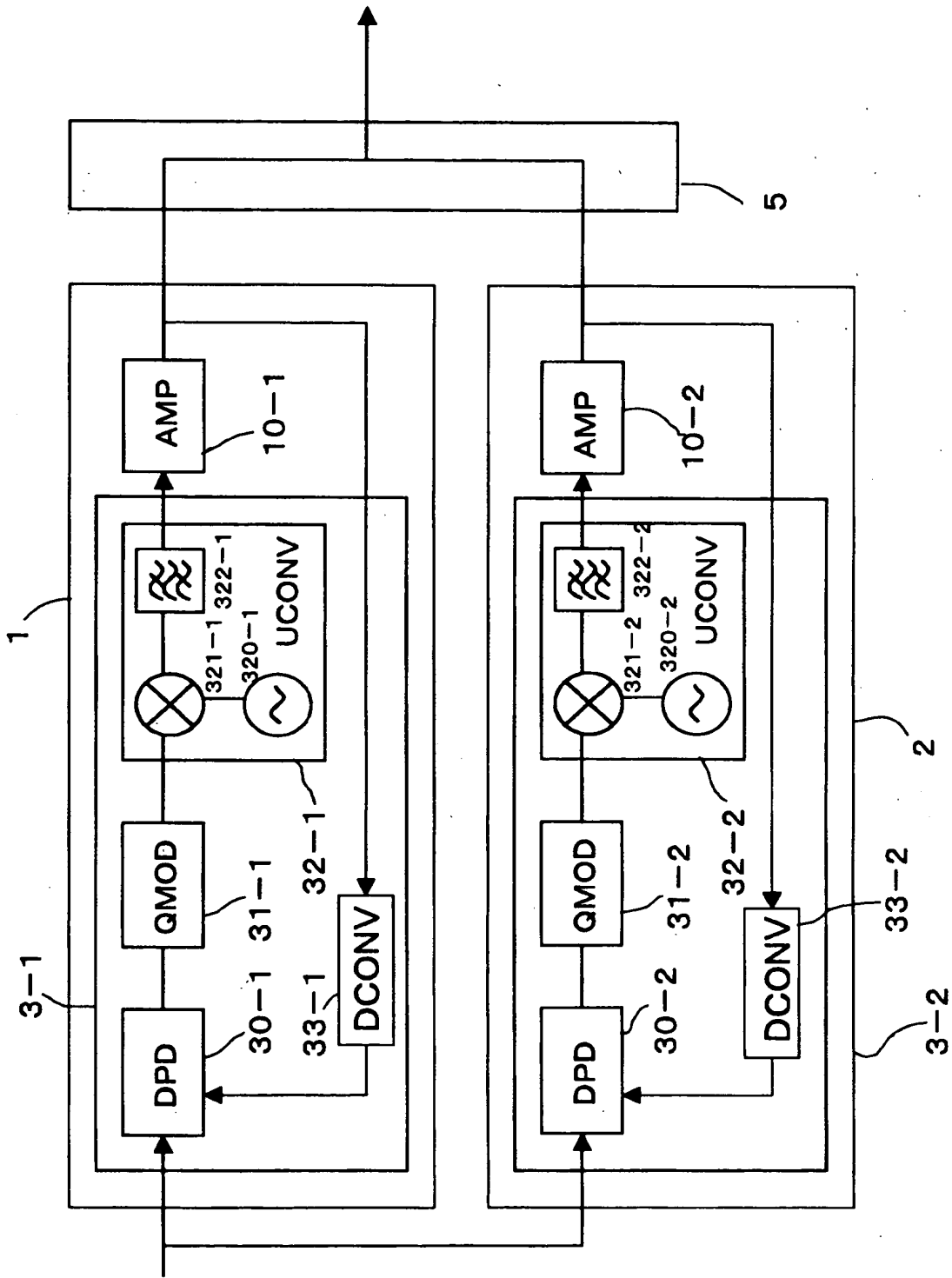
- 1, 2 送信増幅器
- 3, 3-1, 3-2 変調部
- 4 分離部
- 5 結合部
- 30-1, 30-2 デジタルプリディストータ
- 31-1, 31-2 直交変調器
- 32-1, 32-2 アップコンバータ
- 10-1, 10-2 主増幅器
- 6, 7 外部コネクタ

【書類名】 図面

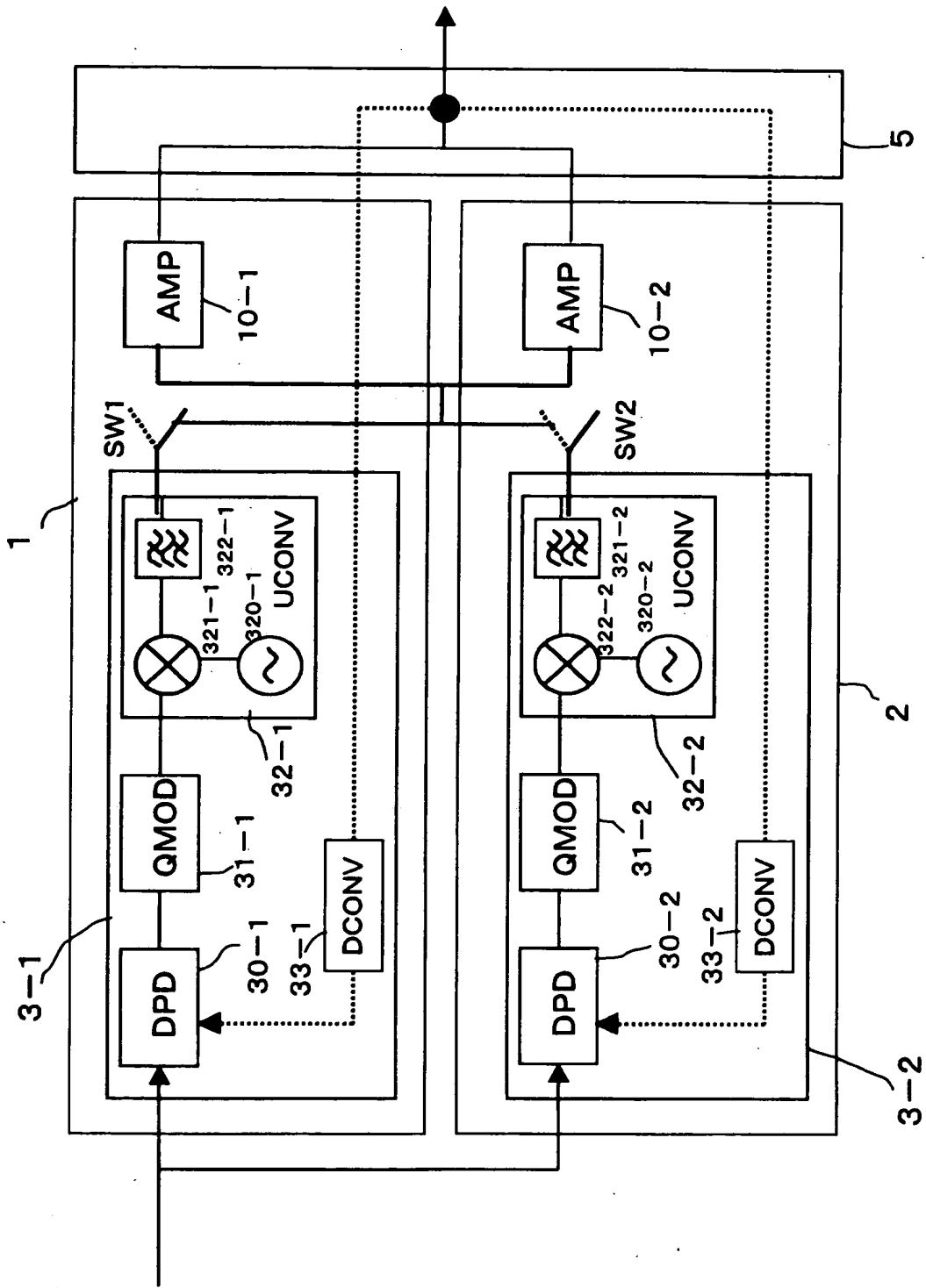
【図 1】



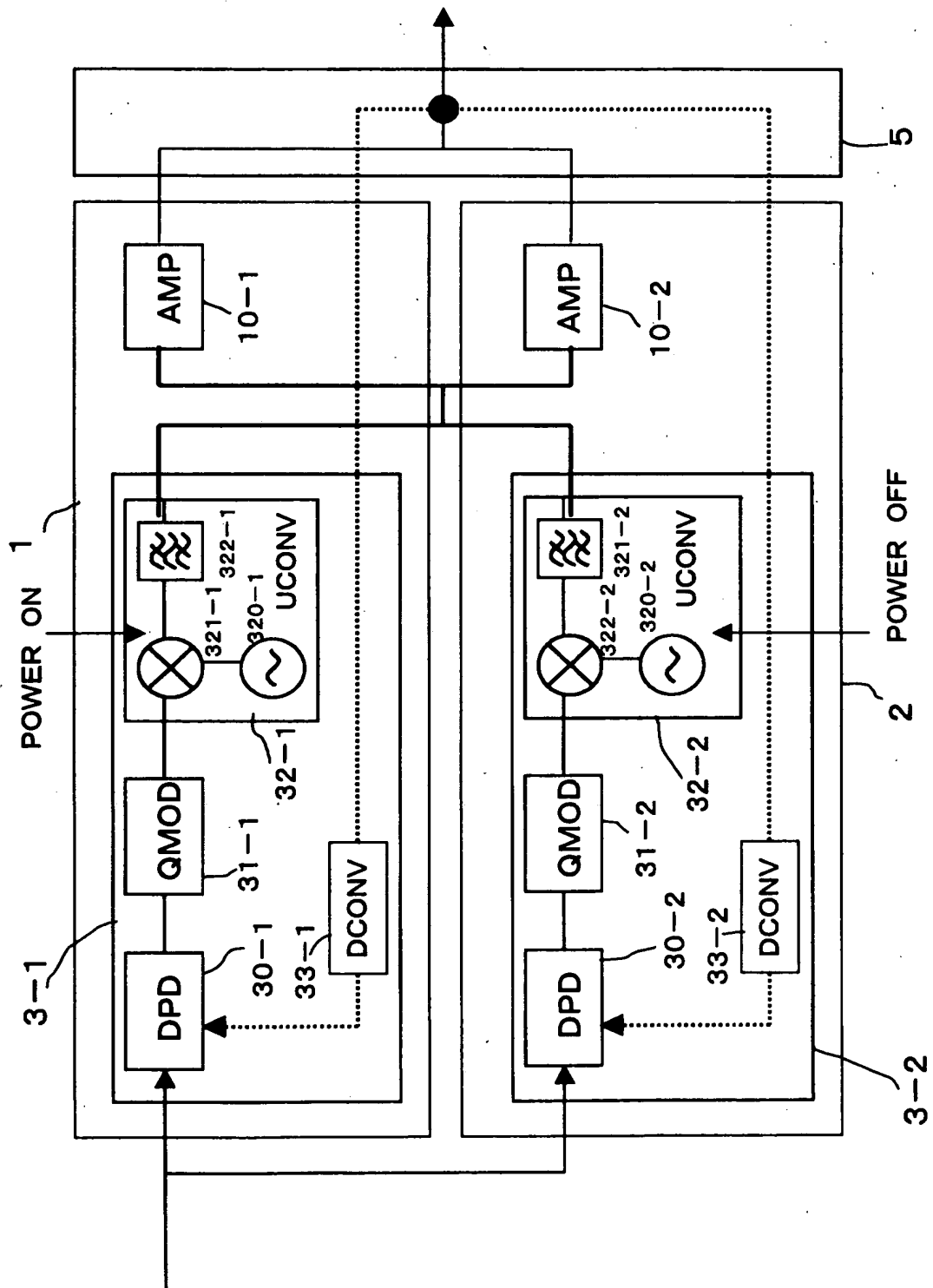
【図 2】



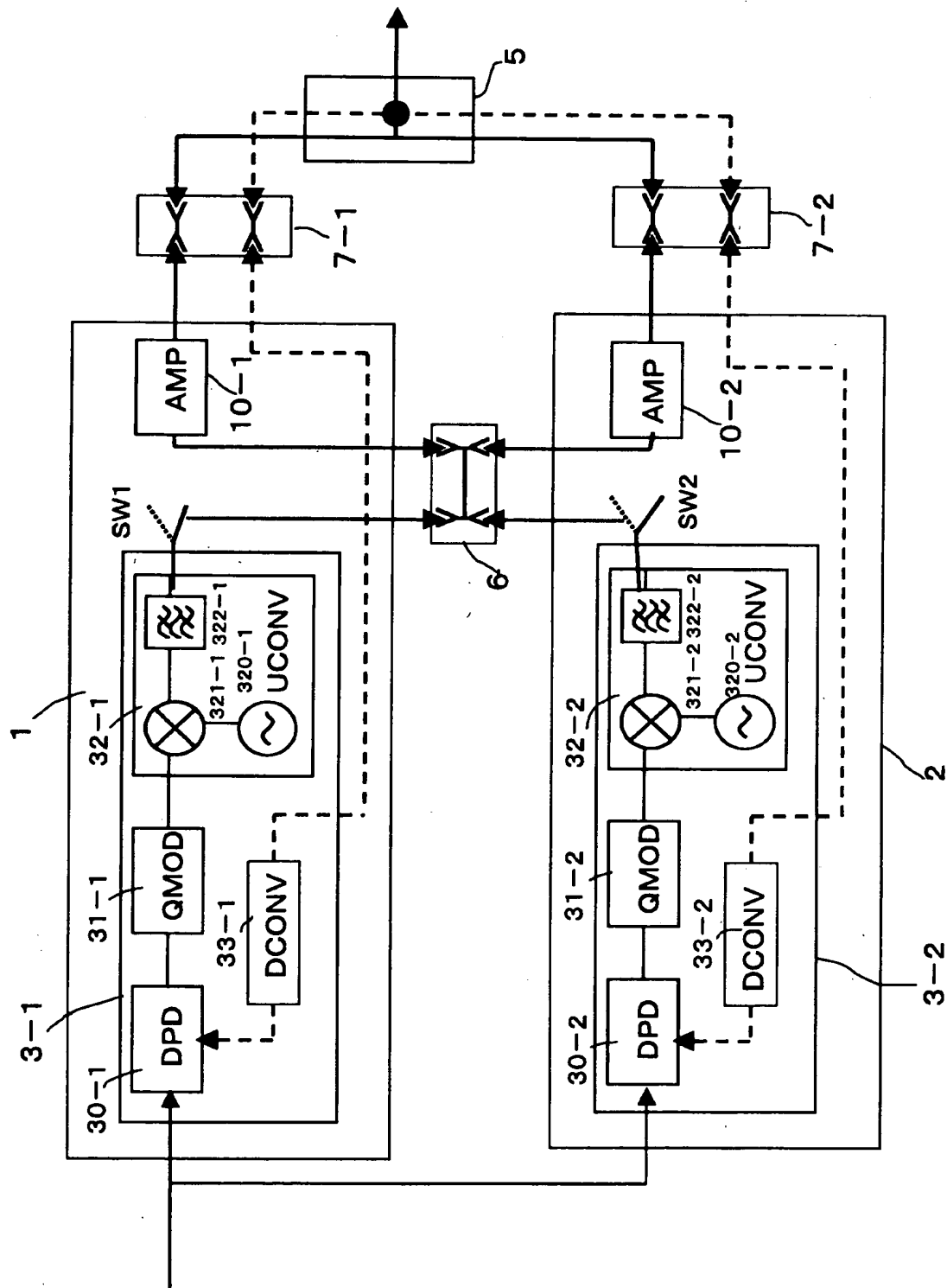
【図 3】



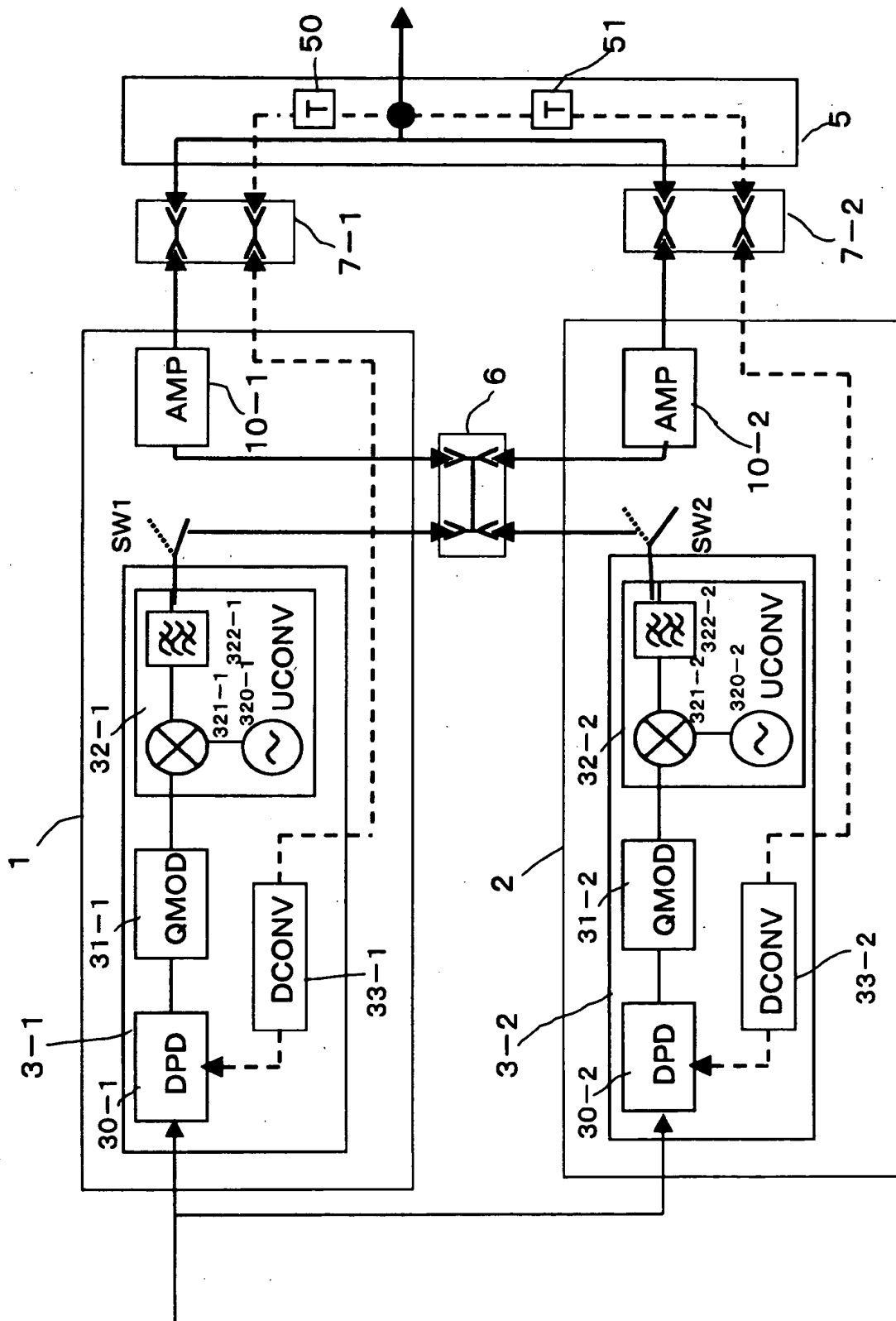
【図 4】



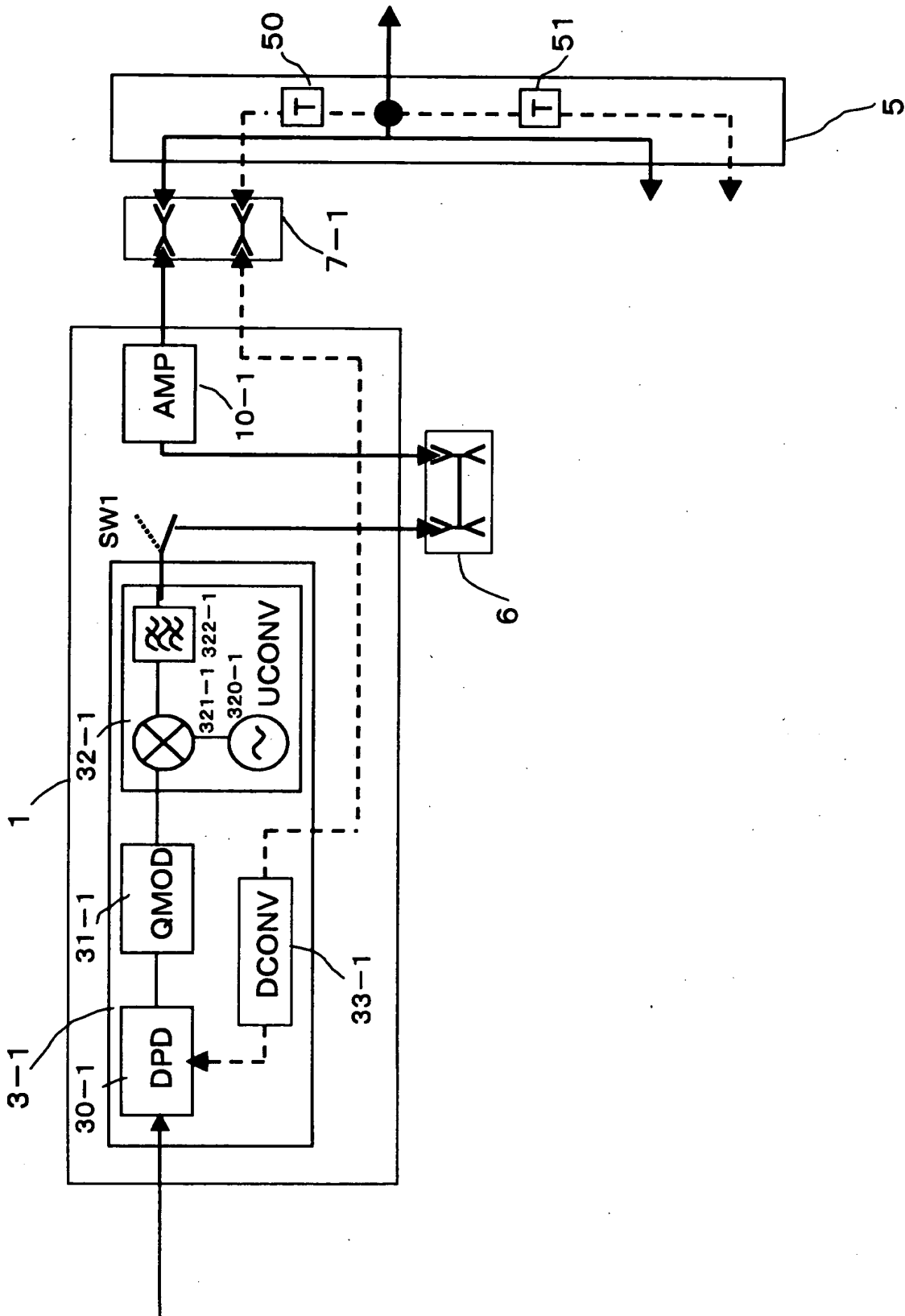
【図 5】



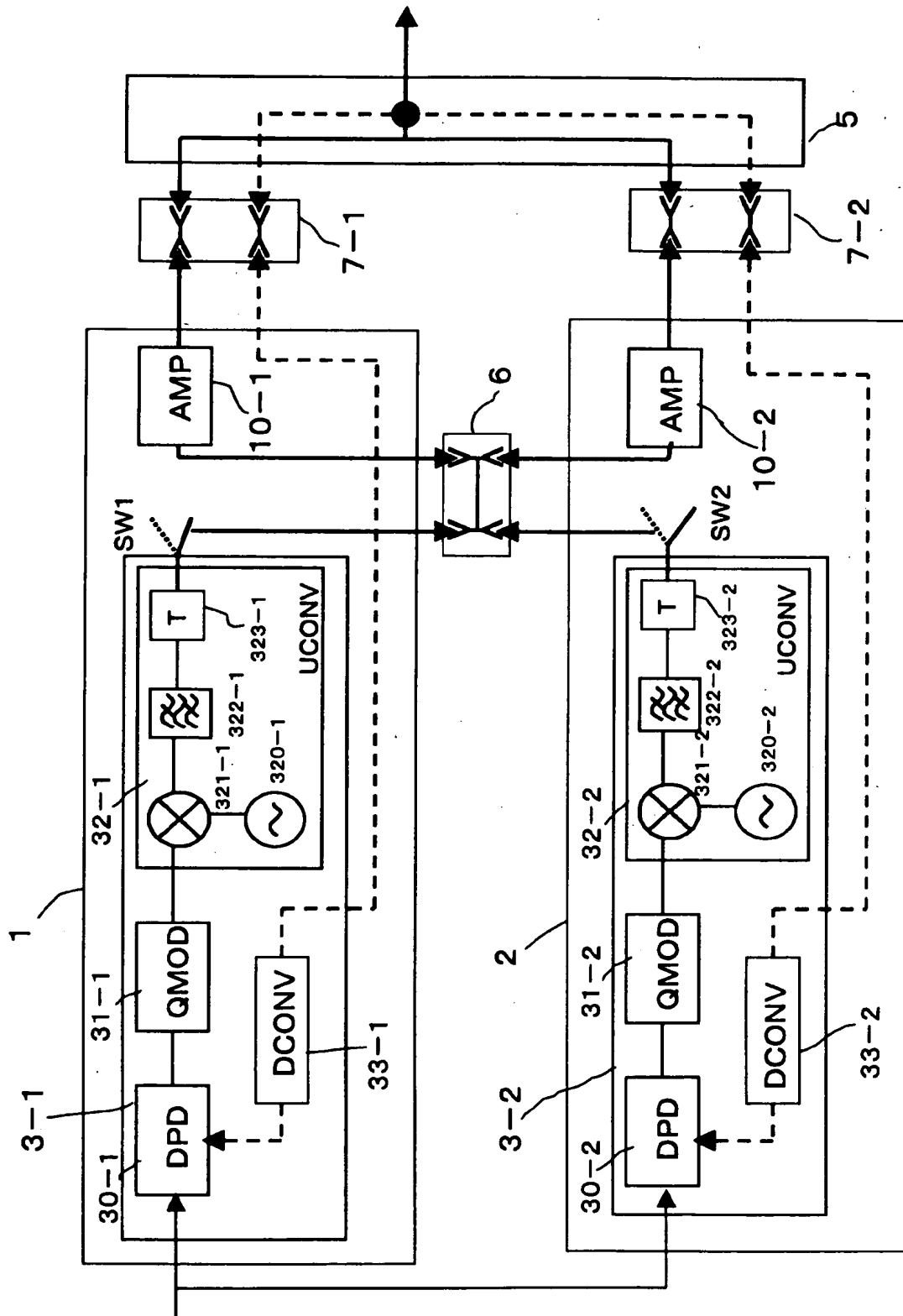
【図 6】



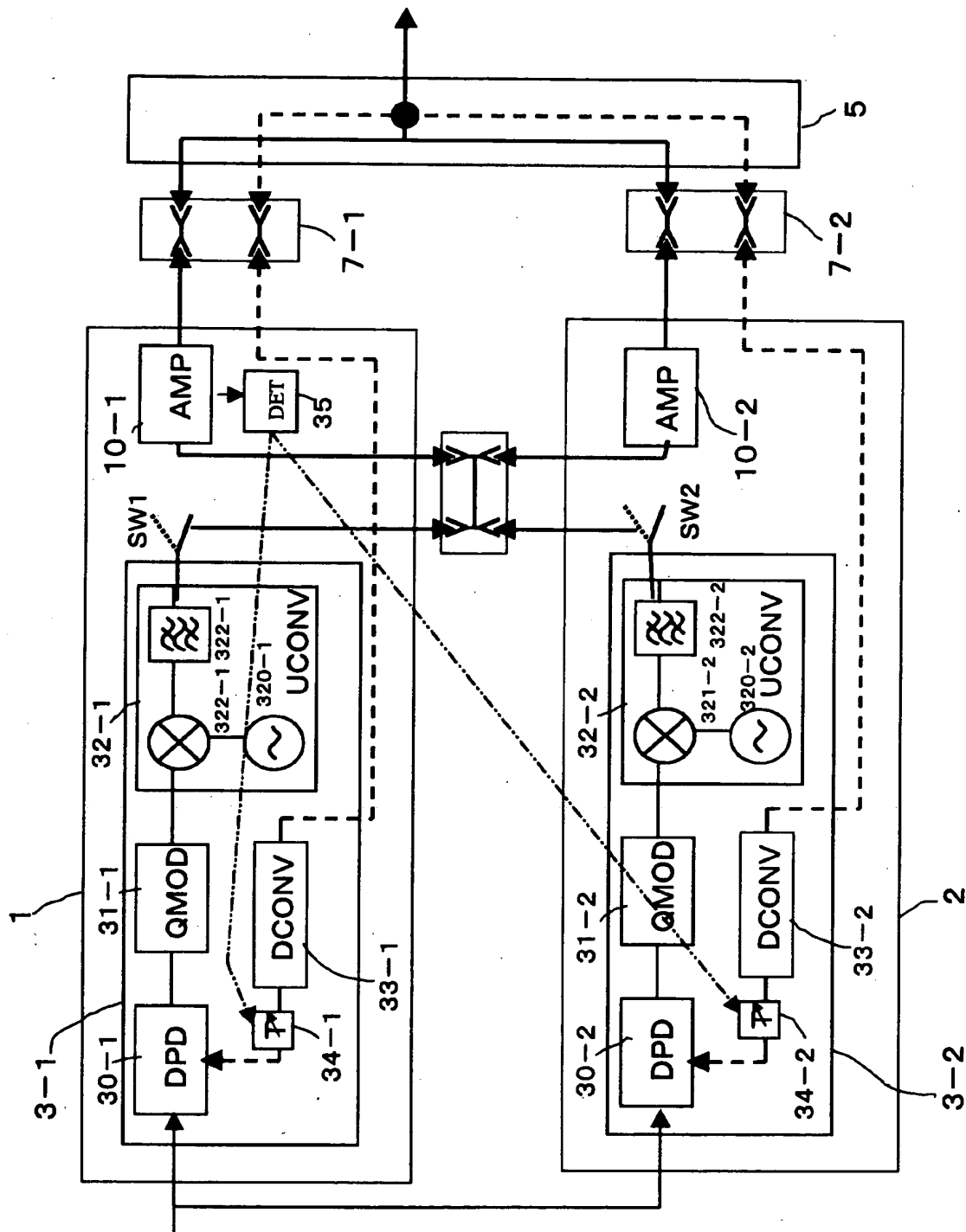
【図 7】



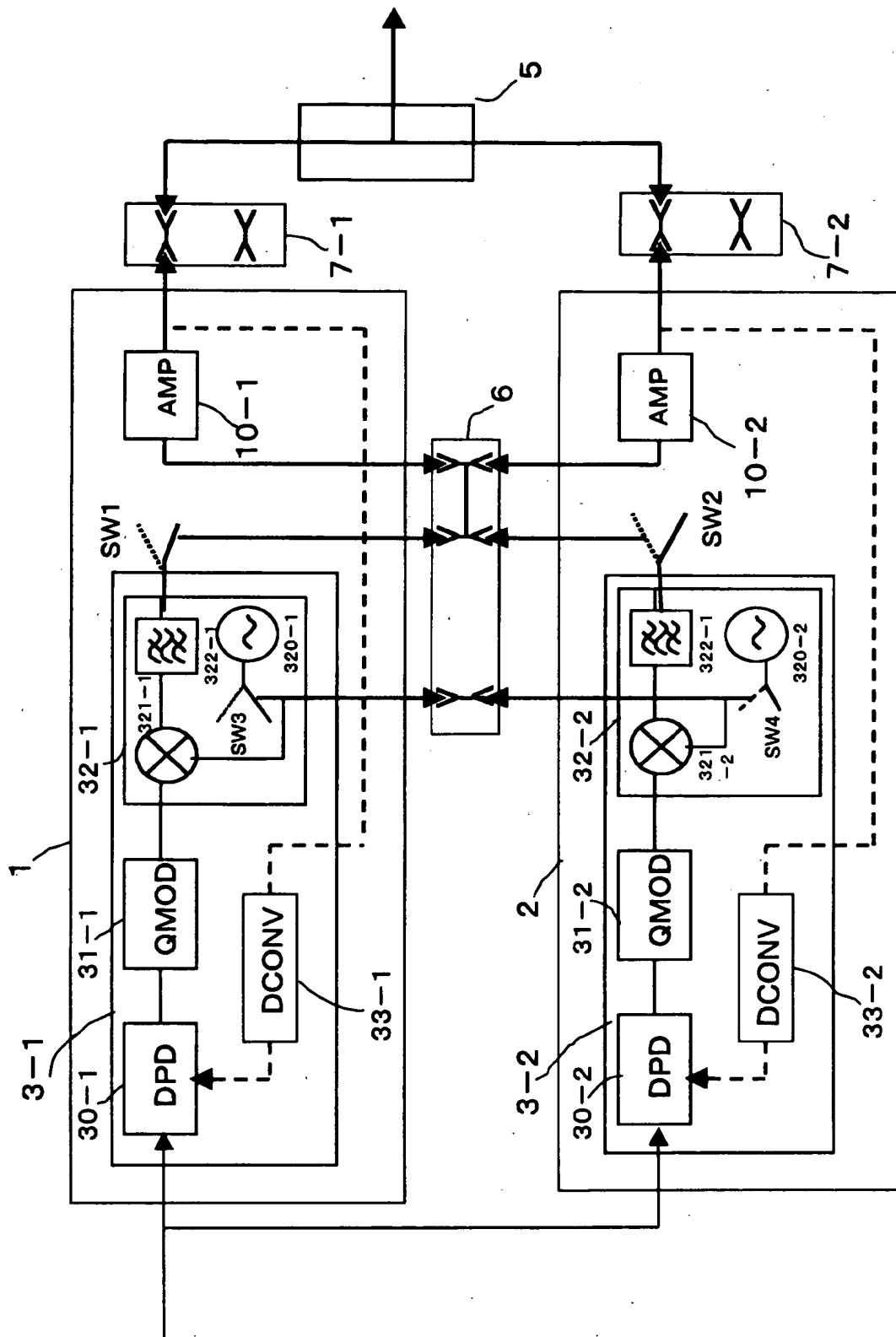
【図 8】



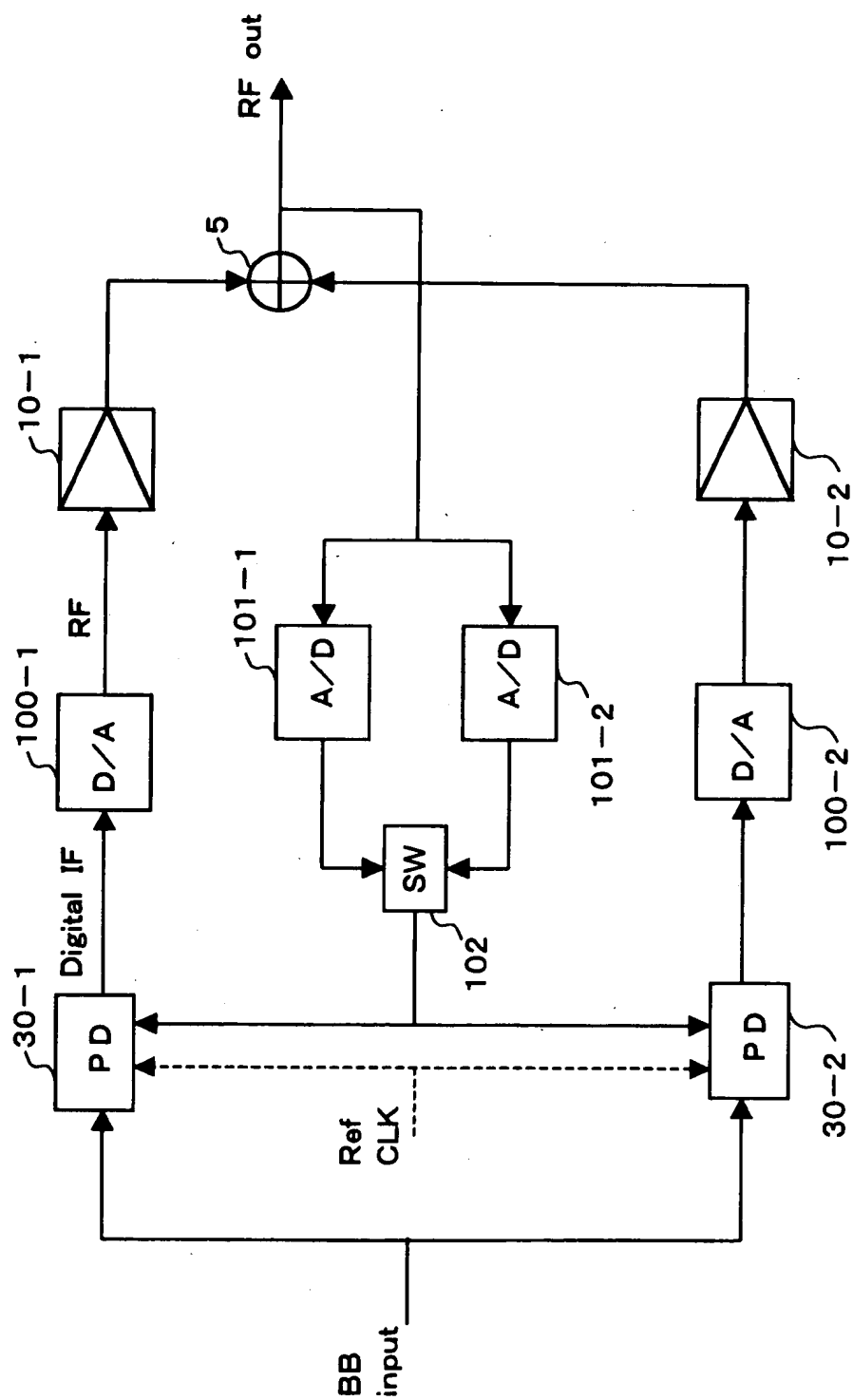
【図 9】



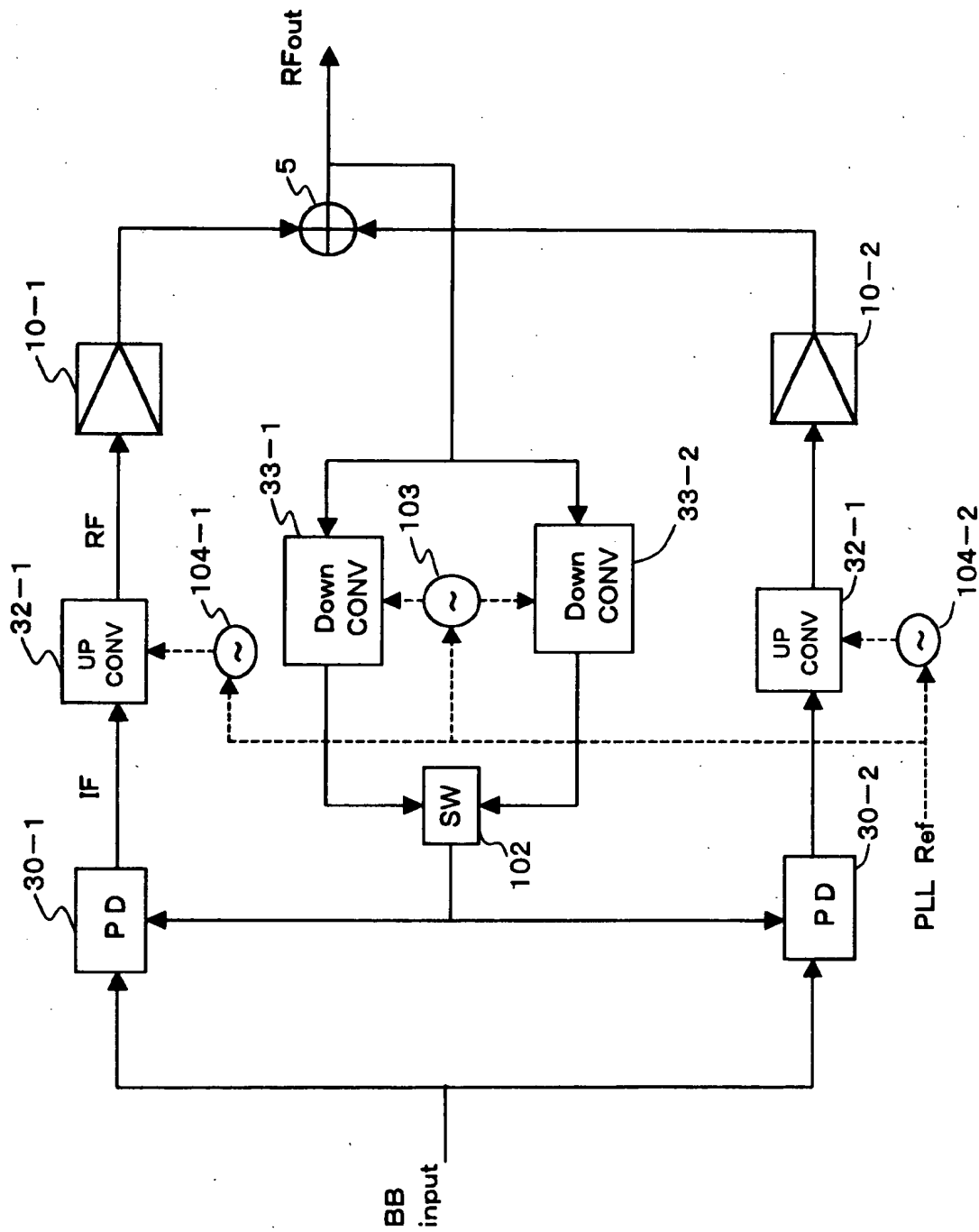
【図10】



【図 11】



【図12】



【書類名】 要約書

【要約】

【課題】 デジタルプリディストータ方式を用いる歪み補償増幅器による並行運転を可能とする送信増幅器の並列運転システムを提供する。

【解決手段】 共通に入力信号が入力され、それぞれから増幅された信号を出力する第 1 及び第 2 の送信増幅器と、前記第 1 及び第 2 の送信増幅器の出力を合成して出力する結合部とを有し、前記第 1 及び第 2 の送信増幅器のそれぞれは、主増幅器と、前記主増幅器の入力側に置かれる変調部を含み、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる変調部のいずれか一方の出力を、前記第 1 及び第 2 の送信増幅器のそれぞれに含まれる主増幅器に共通に入力する。

【選択図】 図 3

認定・付加情報

特許出願の番号	特願 2001-216639
受付番号	50101049395
書類名	特許願
担当官	佐藤 浩聡 7664
作成日	平成13年 7月24日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000005223
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号
【氏名又は名称】	富士通株式会社

【代理人】

申請人

【識別番号】	100094514
--------	-----------

【住所又は居所】	神奈川県横浜市港北区新横浜3-9-5 第三東 昇ビル3階 林・土井 国際特許事務所
----------	--

【氏名又は名称】	林 恒徳
----------	------

【代理人】

【識別番号】	100094525
--------	-----------

【住所又は居所】	神奈川県横浜市港北区新横浜3-9-5 第三東 昇ビル3階 林・土井 国際特許事務所
----------	--

【氏名又は名称】	土井 健二
----------	-------

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日 1 9 9 6 年 3 月 2 6 日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名 富士通株式会社